

平成 30 年度 TIA 連携プログラム探索推進事業「かけはし」

調査研究報告書(公開版)

【研究題目】

3次元積層半導体量子イメージセンサの調査研究

【整理番号】

TK18-012

【代表機関】

高エネルギー加速器研究機構

【調査研究代表者(氏名)】

倉知 郁生

【TIA 内連携機関：連携機関代表者】

産業技術総合研究所：菊地 克弥

筑波大学：原 和彦

東京大学：池田 誠

【TIA 外連携機関】

京都大学：鶴 剛

北海道大学：池辺 将之

東北マイクロテック(株)：元吉 真

【報告書作成者】

倉知 郁生

【報告書作成年月日】

2019年3月20日

【連携推進(具体的な連携推進活動内容とその活動の効果等)】

活動の連携推進として、今年度は3回(8/6、10/4、12/17)ミーティングを実施した。実施場所も第1回はKEK、第2回は東京大学、第3回は産総研と順番に実施することで、それぞれの開発場所でもコアメンバーでなくともいろいろな研究者が参加し、3次元積層技術に関して議論を行える環境を整えた。

第1回は、主に今年度の実施計画についてのベクトル合わせを実施した。今年度は特に東北マイクロテック(株)とともに、実際のピクセルセンサでピクセル内の3次元積層試作を実施する予定であるため、その実施についての議論も深めた。さらに、京都大学を中心に異種材料チップ(SiとCdTe)の積層も計画されており、その試作に関しても相互理解を深めるための議論も行うことができた。本年度はTIAかけはしで3年目になることから、特に3次元積層技術確立という観点から、今後の3次元積層半導体量子イメージセンサの技術方向性を示したロードマップ作製を目標とすることにした。

第2回は、量子イメージセンサで世界的にどのような3次元積層技術が提案され、どのようなアプローチが行われていたかを過去の論文を参考に調査した結果をレビューし、さらに現在我々が取り組んでいる3次元積層技術の有効性やメリットが何かを確認した。十分にメリットがある特徴的な構造であり、将来性を含め有望な技術となりうることを他のアプリケーション対応も含め確認した。

第3回は、研究会の実施に関してがメインの議題であったが、本研究調査として次年度での各機関での取り組みについて議論を深めた。

これとは別に、1/10に仙台の東北マイクロテック(株)にて3次元積層試作での問題点・課題について関係者で議論、今後の改善方策についても触れることができ、現実的な3次元積層技術の構築に貢献することができた。

1/28には3回目となる3次元積層半導体量子イメージセンサ研究会をつくば国際会議場で開催した。4名の招待講演者をお呼びし、近接場接合技術の最新情報や分子イメージングに関すること、さらに μ バンプを用いた3次元技術や異種半導体接合を使った検出器についてご講演頂き、非常

に貴重な情報を共有することができた。さらに、今後の半導体量子イメージングとして3次元積層技術の構築のためには何が必要なのかについて講演者及び聴衆の方々に全体議論もでき、今後の活動を考えるには重要な情報を得ることができた。参加者も60名と予測を上回り、活発な研究会の実施ができた。

このように、この1年間、連携で活動していくことで、3次元積層技術をより現実なものとするため、1段ステップを進められたと考える。

【調査研究内容（実験等中心に背景・課題と実行された課題解決の内容と結果）】

今年度の活動として、特筆すべきことは半導体量子イメージセンサのピクセル内に実際に3次元積層技術を用いたチップの試作が初めてできたところである。この試作において、いろいろな不具合点や不備だった点が明確となった。さらに、それらの問題に対し、どのようにリカバリーしていくかについても、連携しながら対応することで問題解決し、途中で再試作することなく初試作を終了できたことは大いなる前進である。加えて、実際に身をもって経験することで問題を認識することができ、その対応策を、これも連携して検討する事で、より効果的な対策を発案する事ができた。これは、来年度以降の次回の試作ではより確度の高い3次元積層技術を実現するための礎となったものと自負している。

具体的には、Auコーンバンプに代わるAuシリンダバンプの採用や、Upper Chipのシリコン除去（エッチング）に於いての薬液染み込みの抑制対策など、より安定なプロセス構築に貢献できる選択・改善をできたことにある。

また、3次元積層するためのパターン作成や、作成したパターンの妥当性確認等が確実にできる環境整備も行うことができた。具体的には、3次元積層に必要なパターンを作るための基準書の作成開始や、妥当性を確認する検証ツールのより現実に即したものの改善を行うことができた。

さらに、これらのアクティビティーを論文化することができ（T. Tsubuyama, et al., "R&D status of SOI-based pixel detector with 3D stacking readout" NIMA）、研究の成果を世界に発信する事ができた。また、3次元積層技術を基本技術としたイメージセンサであるSOFISTに関しても、国外・国内の学会でも複数件発表しており、本アクティビティーをアピールすることができている。

【今後の活動予定】

今年度に試作終了できた3次元積層半導体イメージセンサの評価が、今後の活動として最重要課題になる。この評価から出てくる問題点（現時点ではいくつも存在すると予測）を定義し、問題解決を行っていく。そのためには、現在の連携が不可欠であり継続活動は行っていく予定である。

今年度の試作は、Siチップ間の3次元積層だけであり、本研究調査でも挙げている異種半導体（SiとCdTe）チップの3次元積層技術に関しても、今後の重要改題として取り組んでいく予定である。異種半導体での積層であるため、熱膨張係数の違いなどさらに問題が複雑になる可能性が高く、いろいろな観点からのアプローチが必要であり、今年度活動したような連携が必要不可欠と考えている。

もう一つ今後取り組むべき事項は、よりマチュアな3次元積層の製造技術の確立にある。特にチップ状態での積層プロセスは、そのチップのハンドリングや装置内の移送、処理方法も今後確立すべき項目であり、ともすれば装置開発から行う必要性もある。この観点からも連携は必須であり、関連各部門と製造技術の確立を目指し活動を進めていく。

さらに、これらの3次元積層技術を用いた半導体量子イメージセンサのアプリケーションという観点から、外部資金の調達を進めていく予定である。

以上