

平成 29 年度 TIA 連携プログラム探索推進事業「かけはし」

調査研究報告書(公開版)

【研究題目】3次元積層半導体量子イメージセンサの調査研究

【整理番号】TK17-025

【代表機関】高エネルギー加速器研究機構

【調査研究代表者(氏名、連絡先 TEL & Mail)】

新井康夫、Tel 029-879-6211, yasuo.arai@kek.jp

【TIA 内連携機関：連携機関代表者】

産業技術総合研究所：菊地 克弥

筑波大学：原 和彦

東京大学：池田 誠

【TIA 外連携機関】

京都大学、北海道大学、東北マイクロテック(株)

【報告書作成者】 新井康夫 【報告書作成年月日】2018年3月30日

【連携推進(具体的な連携推進活動内容とその活動の効果等)】

KEK, 産総研、東大 VDEC 持ち回りで3回の研究打ち合わせを行い、3次元積層技術に関する研究紹介や応募可能な外部資金についての検討等を行った。産総研では3次元積層の為の装置群の見学も行なった。

10月10日には東京大学小柴ホールにて、新学術領域研究「3次元半導体検出器で切り拓く量子イメージングの展開」と共催で研究会を開催した(<https://soipix.jp/230.html>)。高速イメージセンサー開発で有名な東北大学の須川成利教授を招待講演に迎え60名以上の参加があった。

また1月29日にはつくば国際会議場で本事業主催で2回目となる「3次元積層半導体量子イメージセンサ研究会」を開いた(http://rd.kek.jp/project/soi/TIA18/1801_TIA3D.html)。3次元積層技術の第一人者である東北大学の小柳光正教授等5名の方を招待講演に迎え、約50名の参加があった。3次元積層技術の現状・実例から設計のためのツールまで幅広い講演があり非常に好評だった。参加者の半数近くは企業からの参加者で昨年度に引き続き参加した方も多く、この研究に対する産業界の期待の大きさを感じるとともに、研究会として定着してきた感がある。

2月7日のTIA光・量子計測シンポジウムでは本メンバーから3件のポスター発表を行なった。また招待講演の寺西信一 特任教授には、バッキンガム宮殿でのチャールズ皇太子から Queen Elizabeth Prize for Engineering を授与される様子も紹介していただき、皆でお祝いの言葉を述べた(https://www2.kek.jp/URA/tiaacc3rd_i.html#acc3rd)。さらに2月8日にも、つくばサイエンス・アカデミーにてポスター展示を行った(<http://www.science-academy.jp/showcase/17/>)。

3次元積層技術の原点となる Silicon-On-Insulator (SOI) ピクセル検出器の開発で、高エネルギー加速器研究機構の新井と倉知郁生 特別教授が、「SOI 技術を使った革新的ピクセルセンサーの実現」で高エネルギー加速器科学研究奨励会より諏訪賞を受賞し、2018年2月13日に授賞式があった(<http://www.heas.jp/award/h29zyusyuu.html>)。

2017年6月にSOIピクセル検出器により世界で初めて1umを切る位置分解能を達成したことを新聞発表した (<http://www.tsukubai.ac.jp/attention-research/p201706231400.html>)。

2017年12月には半導体デバイスに関する国際会議の最高峰と言われるIEEE Electron Device Meeting (IEDM)に招待講演を依頼され、新井が“SOI Monolithic Pixel Technology for Radiation Image Sensor”と題する講演を行なった。

【調査研究内容（実験等中心に背景・課題と実行された課題解決の内容と結果）】

3次元積層を行うためには、LSI設計、センサ設計、3次元設計用CADシステムの構築、バンプ技術、プロセス間のすり合わせ等多くのステップが必要となる。これらのステップを結びつける上で、どのような課題があるか検証するために、高エネ研が行なっているSOI MPWランにおいて3次元積層開発のための下記のような4種類の試験チップ試作を行なった。

- * マイクロバンプの試験と搭載トランジスタへの影響を調べるTEGチップ。
- * 遠赤外線検出用のGe:Ga基板との接合のための試験チップ。
- * 高エネルギーX線検出のためのCdTe基板との接合を目指した試験チップ。
- * International Linear Collider 実験用崩壊点検出器(SOFIST)実現のための3次元積層チップ。

作成されたチップは、東北大学ベンチャであり産総研のNano Particle Deposition(NpD)技術を用いた3次元積層を行なっているT-micro(株)に積層を依頼している。

これらの設計にあたり、北大池辺教授には商用CADツールを利用した3次元積層用の設計検証ツール群を開発していただき、マニュアルも整備していただいた。

【今後の活動予定】

3次元積層技術は、一部の製品では成熟した技術となりつつあるが、量子イメージセンシングで求められている異種材料の3次元積層技術やピクセル内での回路接続のための3次元積層技術においては、高品質化や低コスト化を含めてまだまだ課題も多い。例えば、異種接合では、違った材料のため熱膨張係数差のためのバンプへの応力発生・信頼性の低下、あるいはバンプ面積の縮小や原子量の大きな金属を用いないバンプレス技術等、検討すべき課題が多くある。

本調査研究では、未来社会における課題解決のために3次元積層量子イメージセンサが果たせる役割を明確化するとともに、技術的な課題も明らかにし、研究開発プロジェクトを立案することを目的としている。

SOFIST 検出器が目指すような、小面積のピクセル内に多くの回路を搭載するものに関しては、マイクロバンプの密度や複数バンプによる良品率の向上方法の検討を行っていく。回路設計に関しては東大VDECが協力し、3次元積層に関しては産総研の開発技術を応用していく。実際の設計は高エネ研・筑波大メンバーが中心となり、科研費等の外部資金を得ながら開発していく。

異種半導体の積層は、宇宙物理、遠赤外天文等の分野で強く求められているものである。技術的に多くの課題があるが、実現すれば距離センサ、ガンマ線イメージング等多くの応用が考えられる。京都大、JAXAの研究者と連携し外部資金を獲得し活動を広げていく。

以上