

既存電力変換器の大幅性能向上に資する 新規サージ吸収素子実現に向けた調査研究

Research of the novel surge voltage suppressors for the improvement of the efficiency of the power converters

概要

既存のあらゆる電力変換器では、スイッチング時などに発生するサージ電圧による破壊を防ぐために、耐圧に余裕を持たせたパワー半導体素子が用いられ、その結果効率の低下・機器の大型化を招いている。本調査研究では、これらの課題を克服する繰り返しサージ耐性に優れた新規サージ吸収素子の実現可能性について検討した。

新規サージ吸収素子の必要性検討

Estimation of novel surge voltage suppressors

電力変換器の設計 (例: HEV用PCU) Fig.1

- 電源電圧 (DC288 V) をBoost ConverterでDC600 Vへ昇圧。Inverter回路により交流モータを駆動する。
- 通常、バス電圧650Vに対してInverterのスイッチング素子、及びダイオードは耐圧1,200 V定格が用いられる。
- Inverter回路内の寄生インダクタンスLに起因するサージ電圧 (Ldi/dt) が、スイッチング時に半導体に印可される。素子破壊を防止するため、バス電圧に対して2倍近い耐圧定格が選択される。
- 耐圧の高いデバイスはオン抵抗が高く、電力変換器の効率が犠牲になる。
- サージ電圧を吸収する仕組みとして一般的にスナバ回路が用いられるが、モジュール内への実装の困難さなどから、モジュール一体化への障壁は高い。

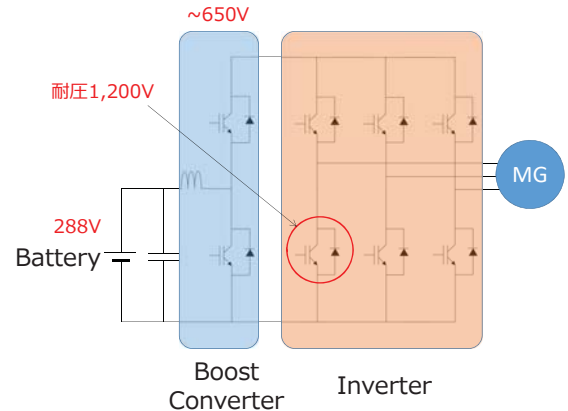


Fig. 1 HEV用パワーコントロールユニット(PCU)の回路構成

繰り返し耐性に優れたサージ吸収素子のメリット

- 半導体を活用したサージ吸収素子を開発することで、
 - スイッチング素子、ダイオードの直近へのコンパクトな実装が可能となり、モジュール一体化が実現
 - スイッチング条件を変化させてもサージ吸収素子のクランプ電圧以上のサージ電圧が主回路のスイッチング素子、ダイオードに印可されることがなく、極めて優れた保護回路が実現
 などのメリットが期待される。
- サージ吸収素子に要求される仕様
 - 極めて高いアバランシェ電流密度
 - 安定した耐熱特性

本研究の目的

新規サージ吸収素子の効果をシミュレーション、及び実デバイスで検証する。

新規サージ吸収素子の効果検証、試作

Simulations and Demonstrations of novel surge voltage suppressors

回路シミュレーション

- Fig.2に示す2相インバータ回路により、シミュレーションによるサージ吸収素子の導入効果を検証した。
- MOSFET①: 回路寄生インダクタンスを介して接続
MOSFET②: 直接接続

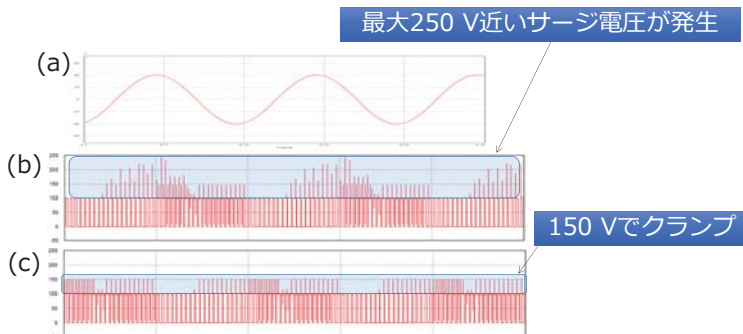


Fig. 3 シミュレーションによる電流・電圧出力波形
(a)インバータ出力電流、(b)MOSFET①出力電圧、(c)MOSFET②出力電圧

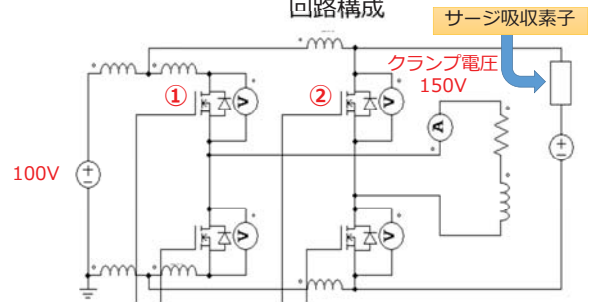


Fig. 2 サージ吸収素子効果検証用シミュレーション回路

サージ吸収素子試作

- 最大クランプ電圧400 Vのサージ吸収素子を実装
 - Device1: クランプ電圧 = 300 V
Device2: クランプ電圧 = 380 V
- 今後、アバランシェ耐量、耐熱特性の評価を実施予定

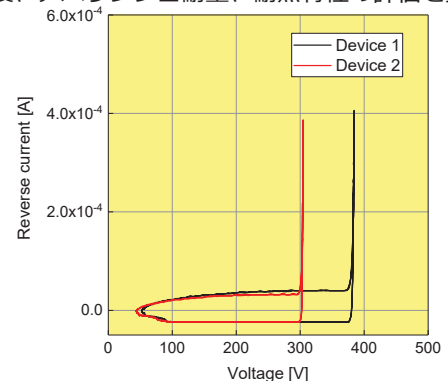


Fig. 4 試作したサージ吸収素子の電流・電圧特性