

グリーン・ナノエレクトロニクスのコア技術開発 ①

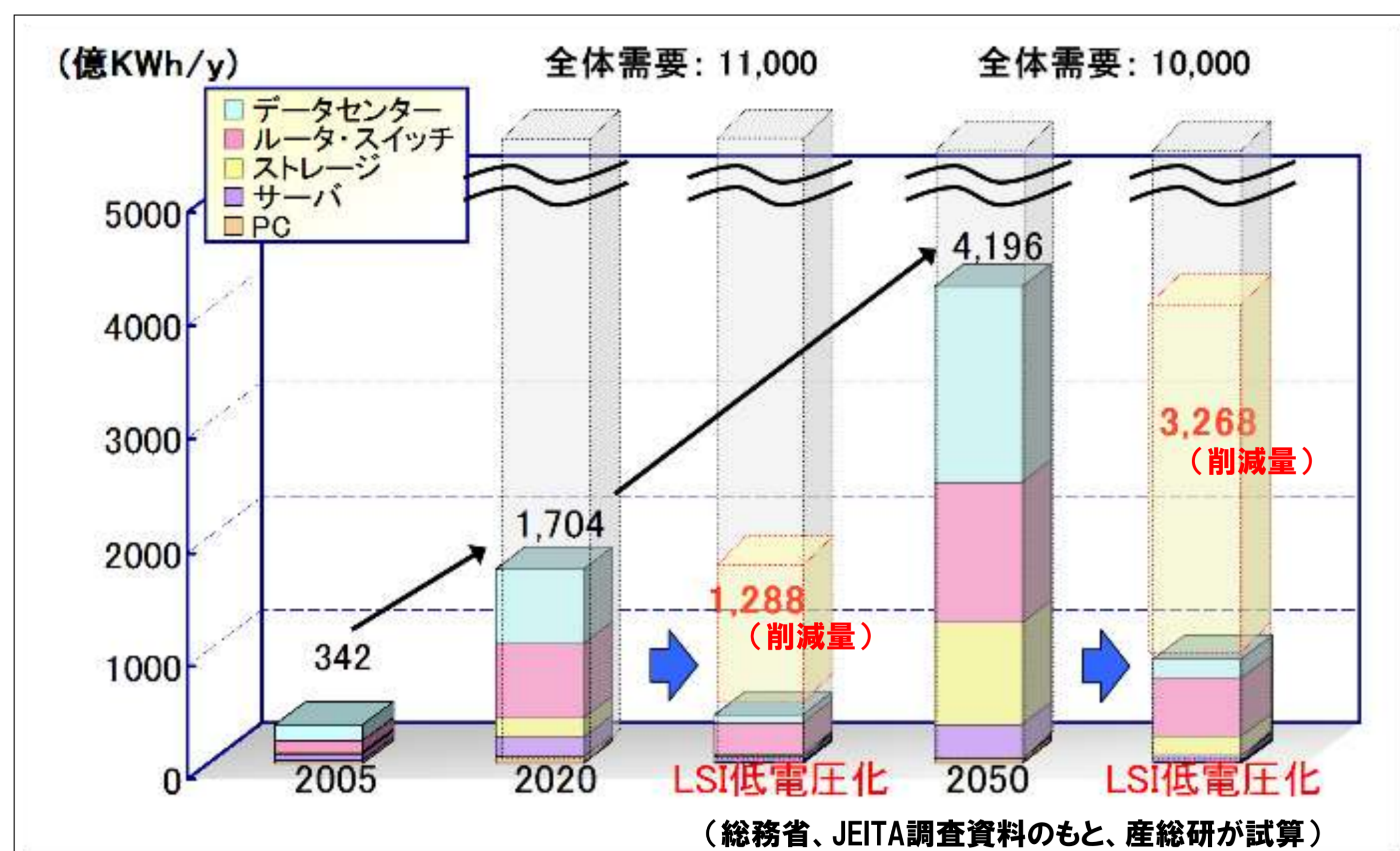
Key Words

Ultralow power CMOS, Nanocarbon materials, Backend memory

概要

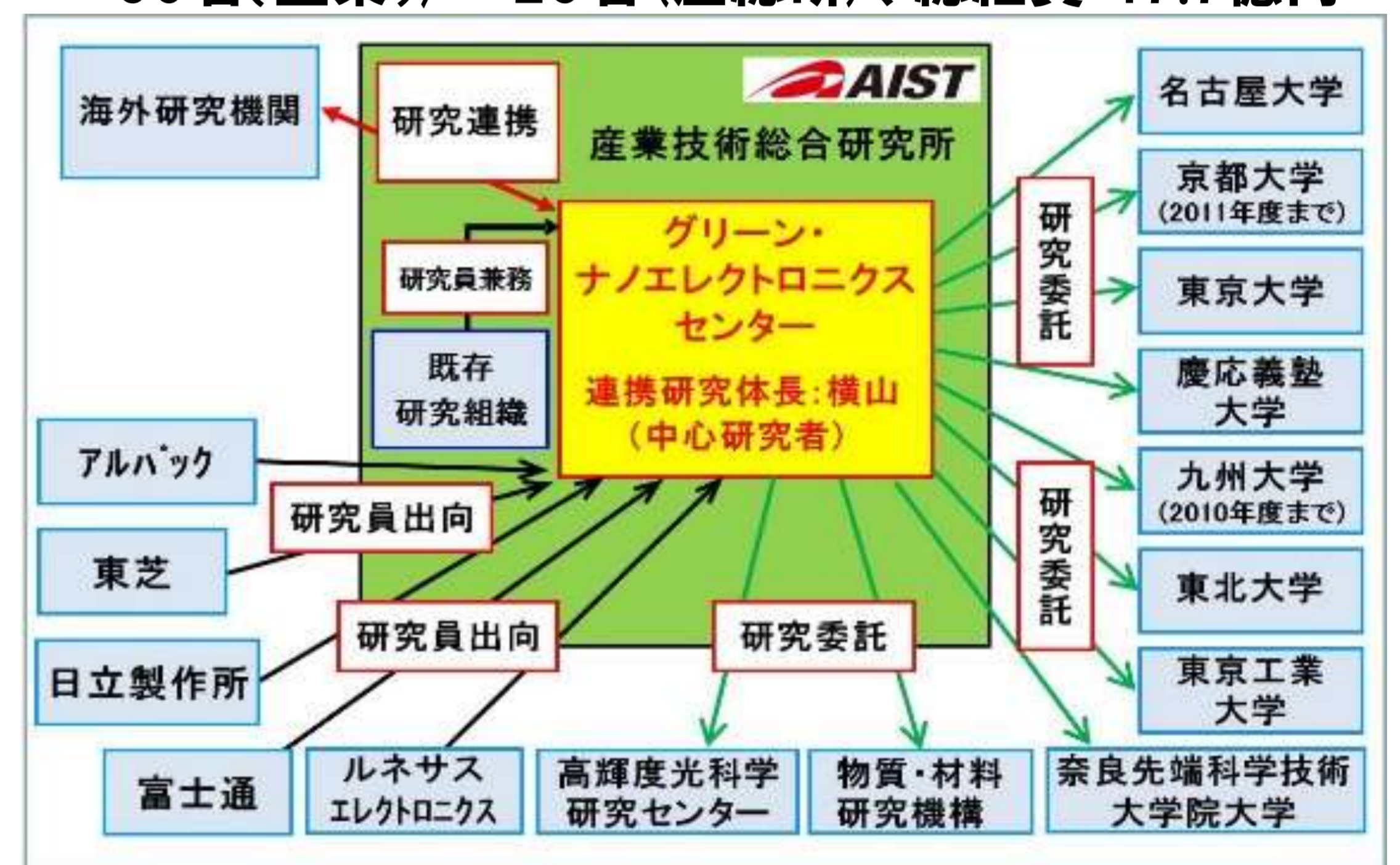
- (1) 低電圧動作CMOSの開発: 0.3~0.1V 動作実現(現状1V)
- (2) ナノカーボン材料の開発: 低電圧動作LSI用配線と新デバイス応用
- (3) 超格子相変化材料の開発: 電力1/100不揮発性大容量ストレージ

● ICT機器の消費電力を 1/10~1/100 にするコア技術を開発する



産学官連携の研究開発体制と経費

~30名(企業)/~25名(産総研)、総経費 47.7億円

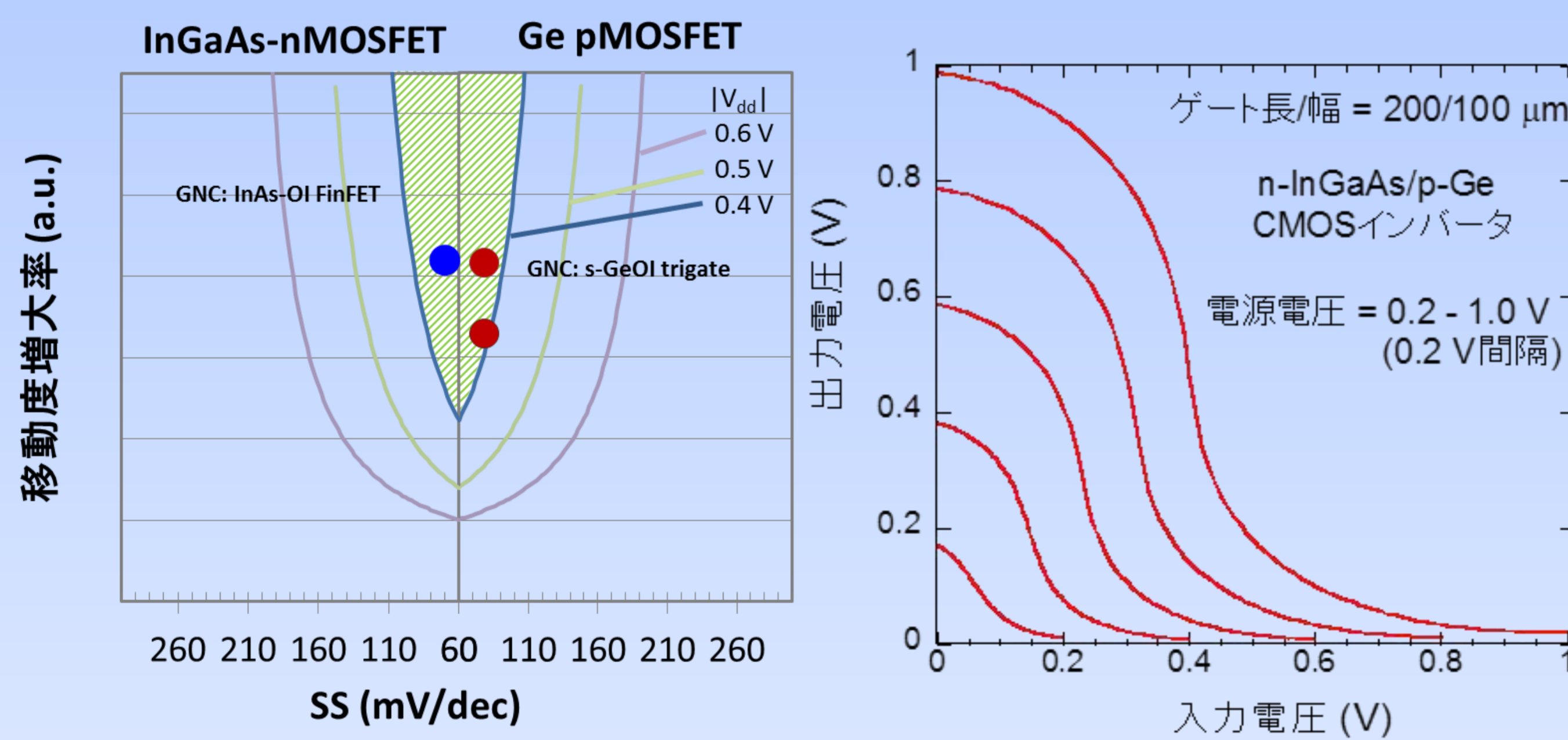


● 低電圧動作CMOSの開発

新材料、新構造、新動作原理で！！

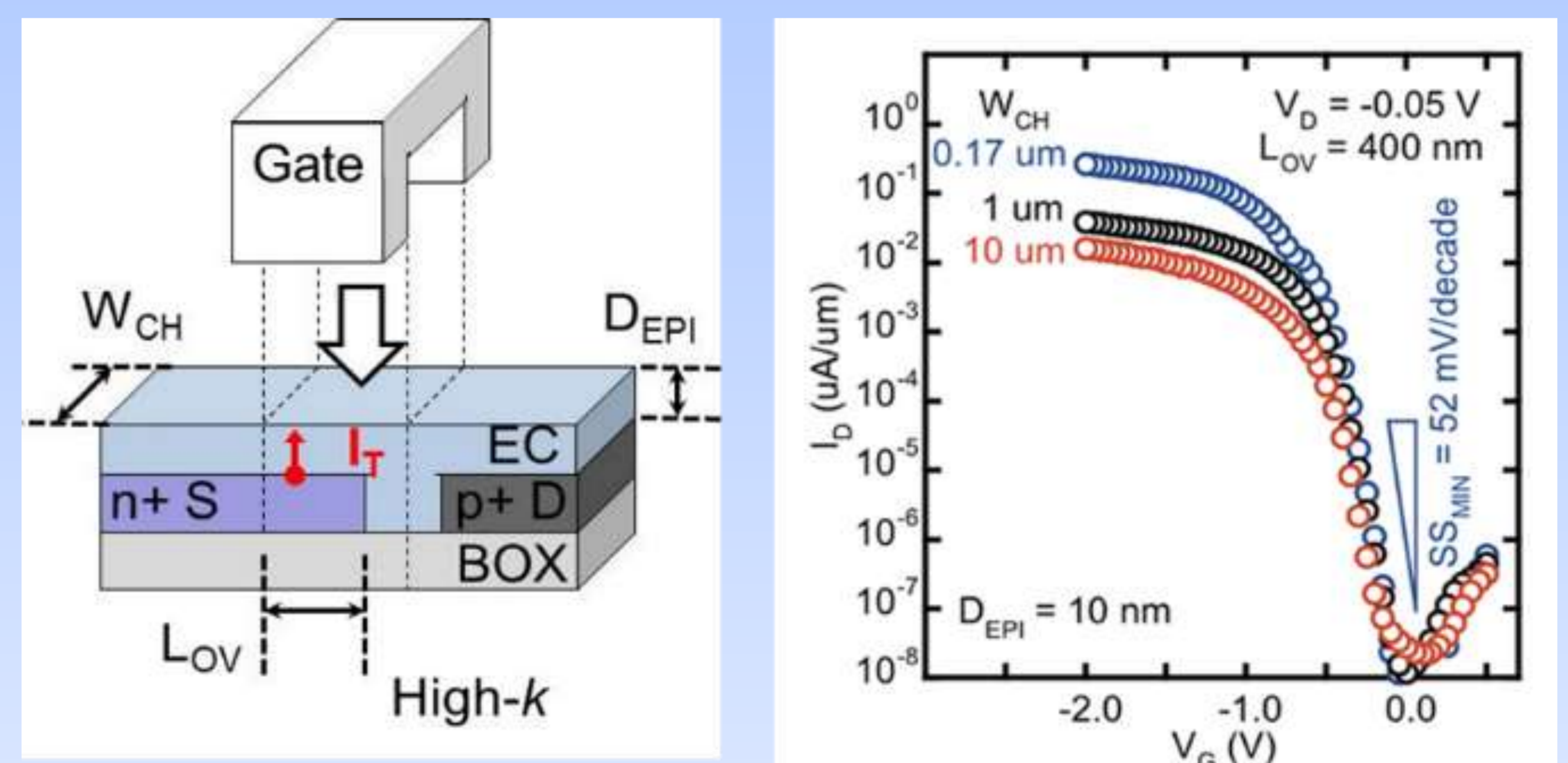
① 高移動度材料CMOS 技術

- ・Ge/化合物半導体チャネル+新構造採用
- ⇒電源電圧0.4V 以下動作による低消費電力化



② 新動作原理CMOS デバイス

- ・トンネル効果やImpact-Ionizationを利用
- ⇒電源電圧0.2V 以下動作による低消費電力化



■ InGaAs-nMOSとGe-pMOS技術開発

- ・移動度増大率と SS値で両立

目標達成

■ InGaAs/Ge積層CMOSインバータ試作

- ・低温貼合せ積層技術でプロセスを最適化し CMOSインバータ0.2V動作を実現 世界初実証

■ 縦型トンネルFETで新構造トランジスタの提案

- ・低閾値電圧と急峻スイッチング(低SS値)を両立
- ・ $I_{on} = 4 \mu A/\mu m$ を実現(Si系TFETで最高値)
- ・ $I_{on}/I_{off} = 2 \times 10^6$ を達成

目標達成



内閣府 最先端研究開発支援プログラム (FIRSTプログラム) 中心研究者
株式会社富士通研究所 フェロー 横山直樹

グリーン・ナノエレクトロニクスのコア技術開発 ②

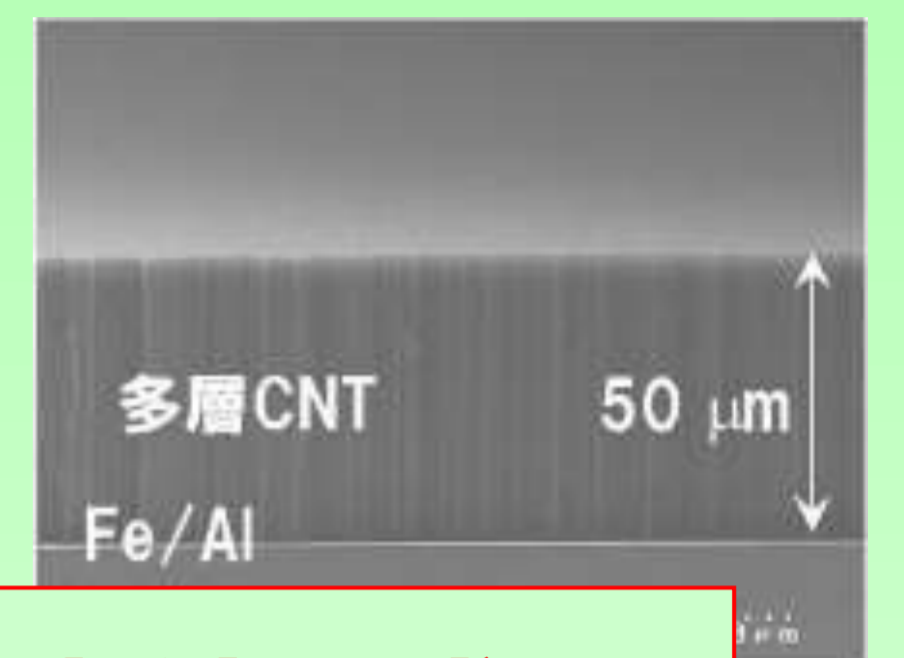
● ナノカーボン材料の開発と応用

CNTおよびグラフェンの合成と応用で！！

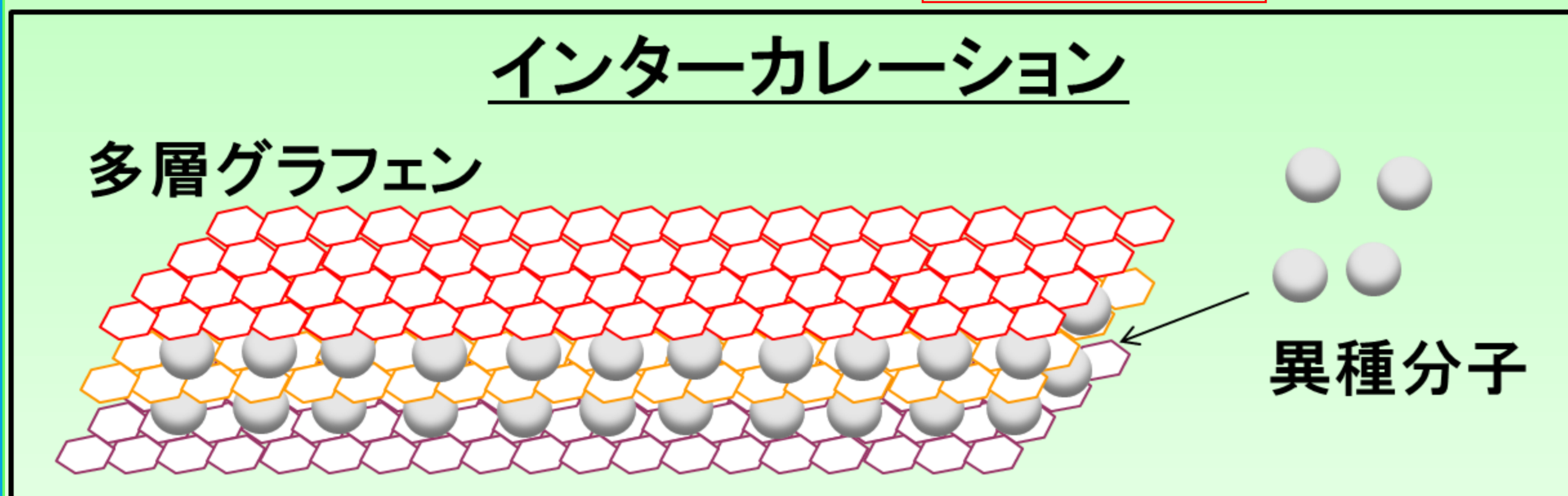
- ① 高均一/高品質グラフェンの合成と物性解明 ⇒ 低電圧動作グラフェンCMOS、新規デバイス提案
- ② 高密度/高品質CNTの合成 ⇒ 低電圧動作LSI用配線/低電力LSI用排熱応用

- 多層サブ10 nm グラフェン配線を実現
 - ・ 微細銅配線よりも低い抵抗率 (~ 3 $\mu\Omega\text{cm}$)
 - ・ 電流密度耐性も銅を凌駕 **目標達成**

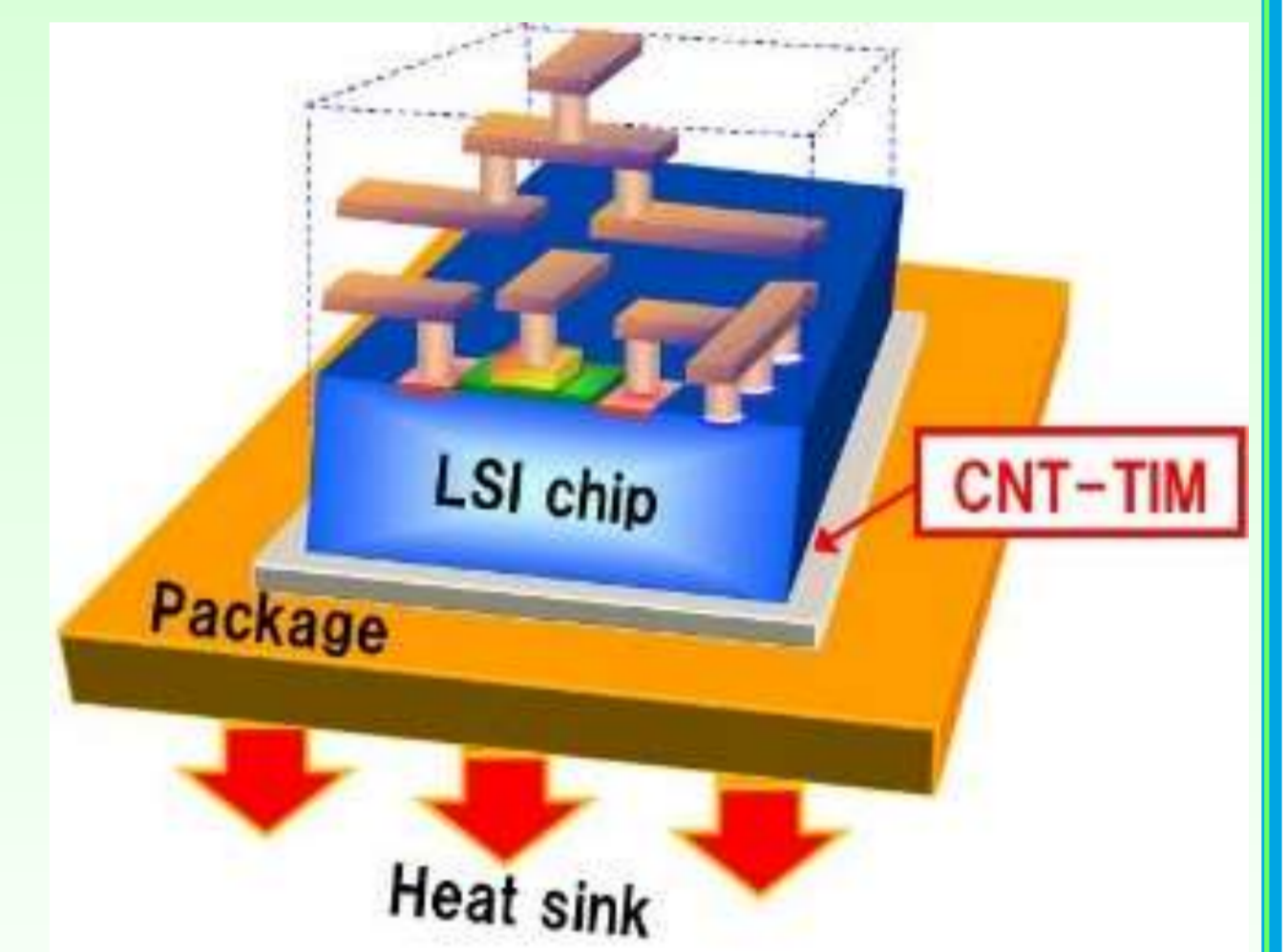
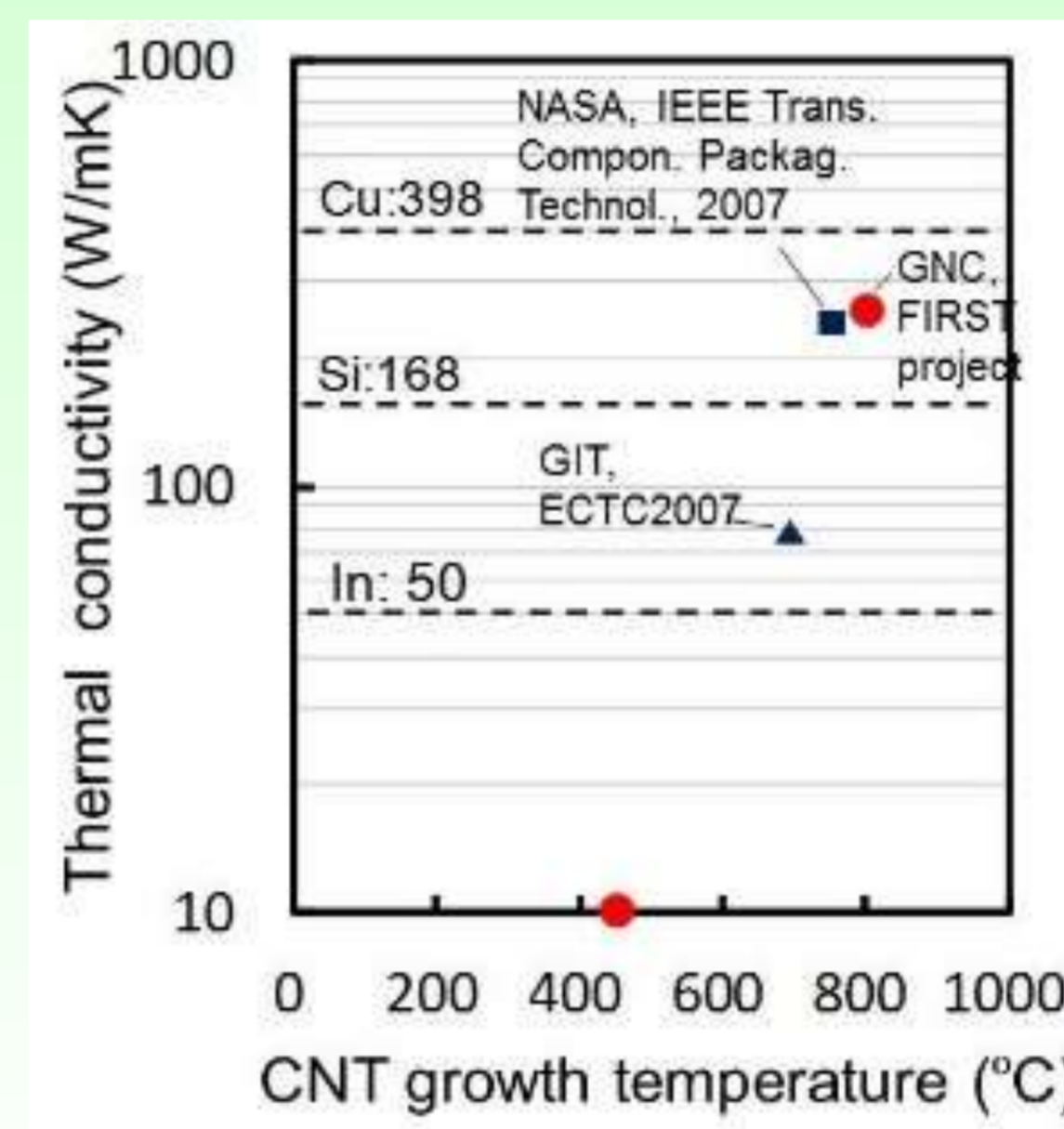
- 新CVD法の開発により、従来比で約10倍の高密度CNT膜を実現



- ・ 熱伝導率 **260 W/mK**を得た **想定外の成果**
- ・ CNT-TIMに適用し、熱抵抗を従来材料比で**12%低減**した



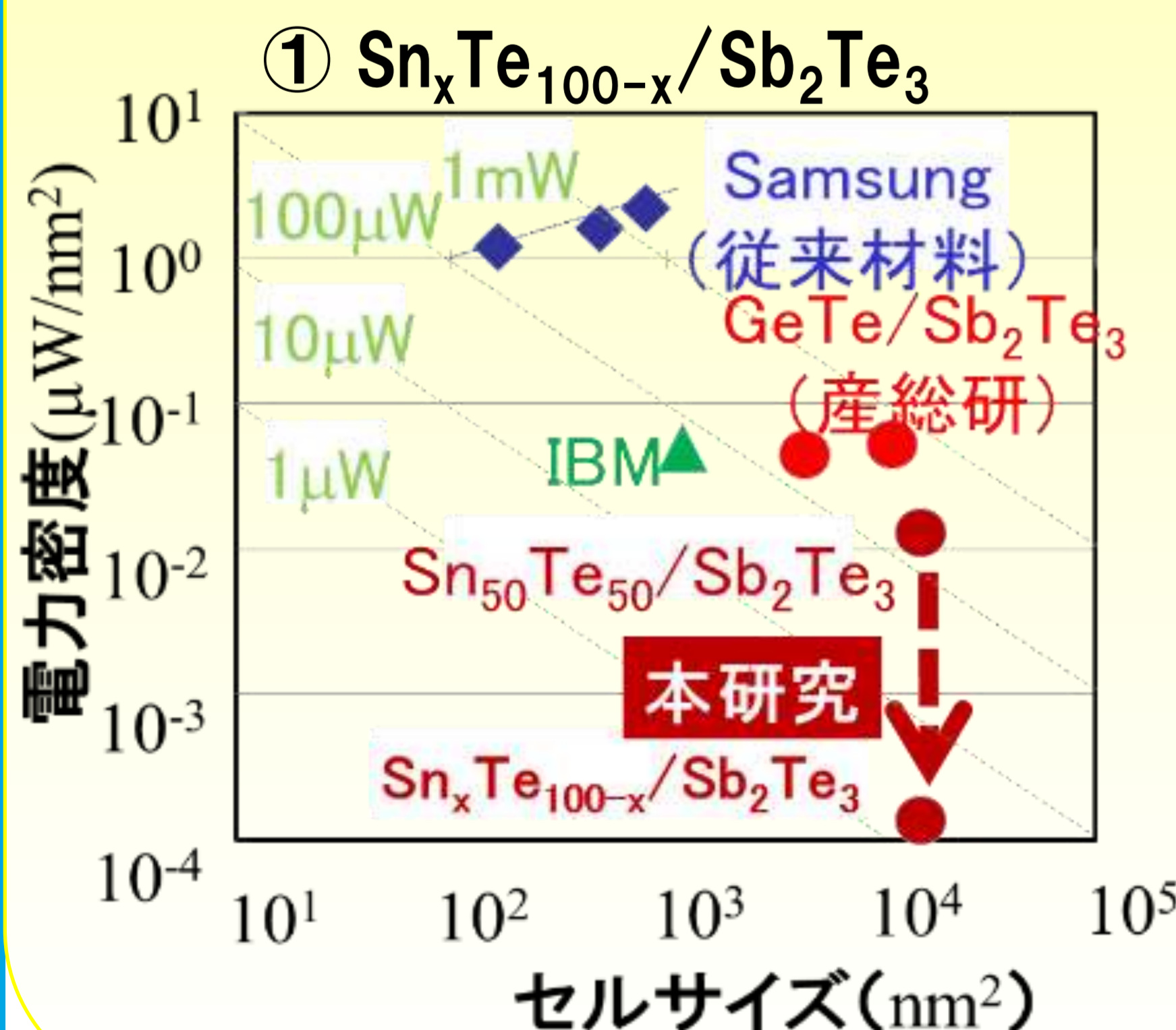
- ・ 単結晶Co触媒採用によるグラフェンの高品質化
- ・ 層間に異種分子を導入することで、一行以上の低抵抗化を実現



● バックエンドデバイス

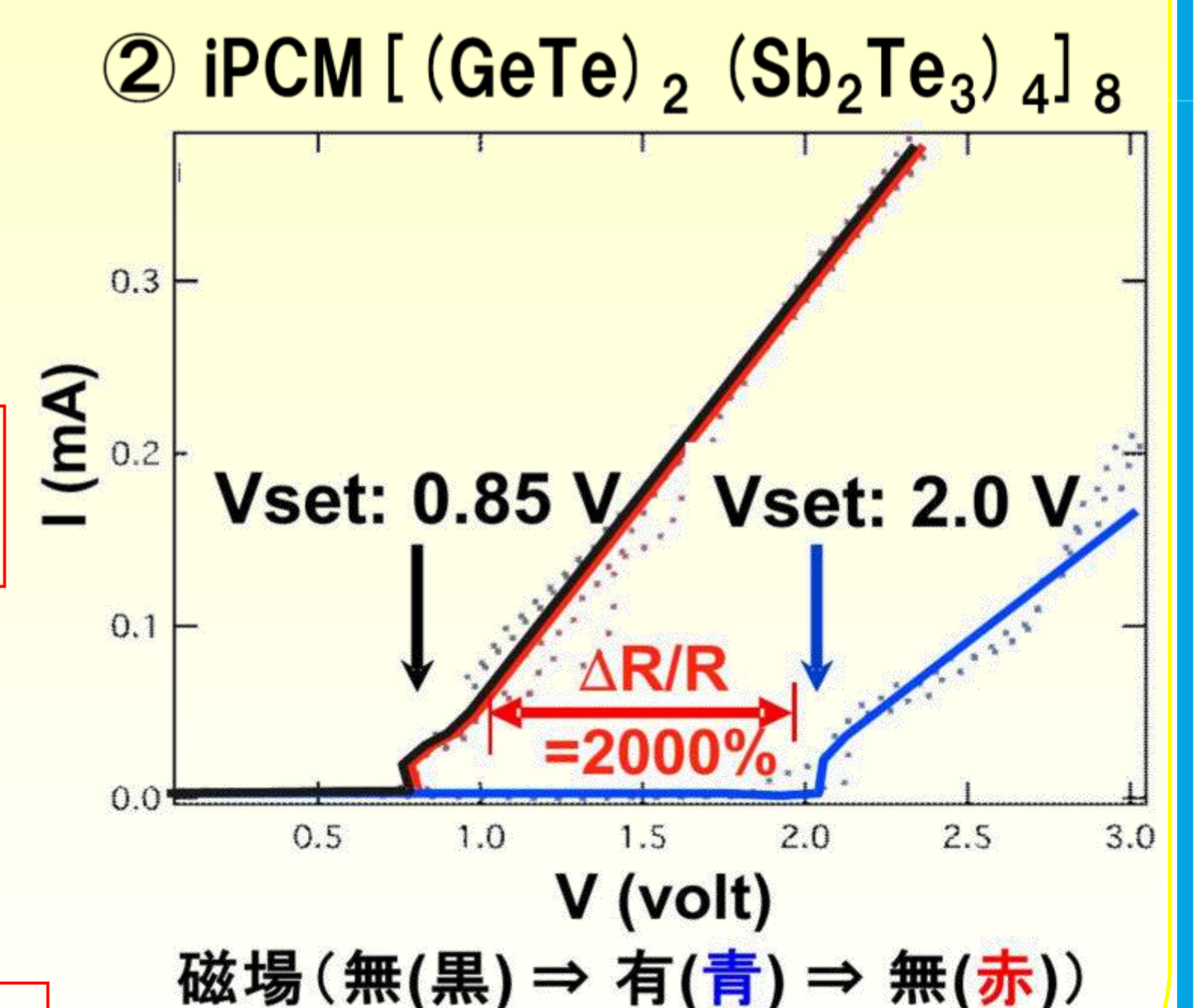
超格子相変化材料で！！

- ① 成膜技術とデバイス応用
 - ・ 相変化薄膜成膜とデバイスプロセス技術の開発 ⇒ 消費電力1/10-1/100の相変化メモリ開発
- ② 微細構造・ダイナミクス解析
 - ・ 新材料探索と物性解明 ⇒ 巨大磁気抵抗発現機構解明と新デバイス提案



- 相変化薄膜成膜とデバイスプロセス技術の開発 ⇒ 従来材料の**1/10,000**の消費電力実現 **目標上回る成果**

- 超格子相変化メモリの動作解明と新デバイス提案 ⇒ **巨大磁気抵抗(2000%@室温)**発見 ⇒ **トポロジカル特性に起因**することを検証 **想定外の成果**



今後の展望

- 低電圧動作CMOS ⇒ 集積回路による<0.2V実用化検討。
- ナノカーボン ⇒ 線幅10nmプラグ、センサ応用への展開。
- バックエンドデバイス ⇒ 低消費超高密度SSDへの展開。



内閣府 最先端研究開発支援プログラム(FIRSTプログラム)中心研究者
株式会社富士通研究所 フェロー 横山直樹