

# 低炭素社会を実現する超低電圧デバイスPJ (経産省/NEDO 2010年度~2015年度)

Key Words

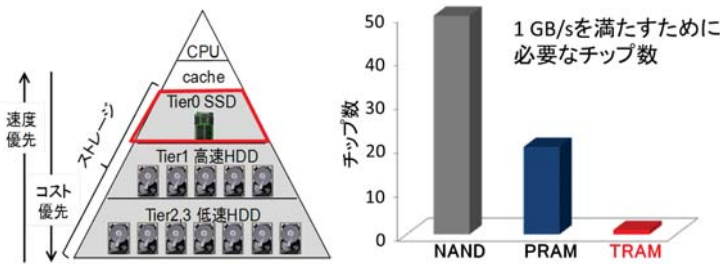
Ultra Low Voltage Device, TRAM, Nanocarbon Interconnect

概要

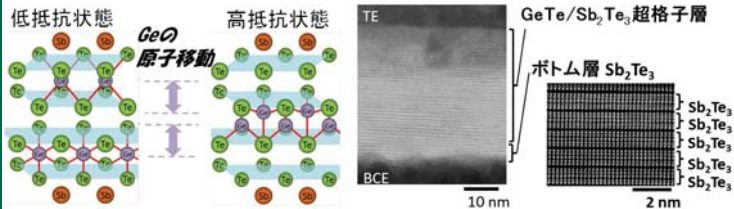
LSIの配線層に可変抵抗材料を埋め込み、情報記憶を電荷蓄積から抵抗変化に変えた超低電圧BEOLデバイスと、ナノカーボン材料を用いた超低抵抗配線技術を開発しています。

## 新しい相変化デバイス

●次世代データセンタの省電力化のために動作電力が従来比1/20の超格子相変化材料を用いた新型メモリをTRAM(Topological-switching RAM)と名付けて開発。



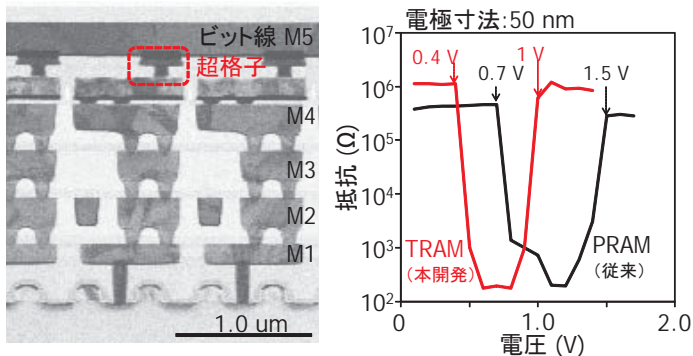
TRAMで何がかわるか



GeTe/Sb<sub>2</sub>Te<sub>3</sub>超格子のモデルと断面写真

## ULSI開発

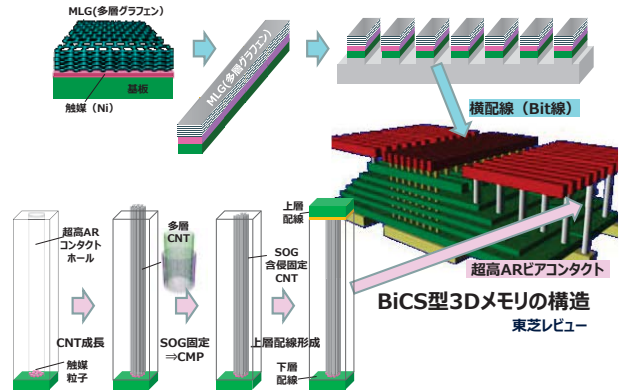
産総研SCRでTRAMメモリセルを300mmウェハ上に試作し、1.2V以下の不揮発記憶動作を実証。



TRAM メモリセルの断面写真と電気特性

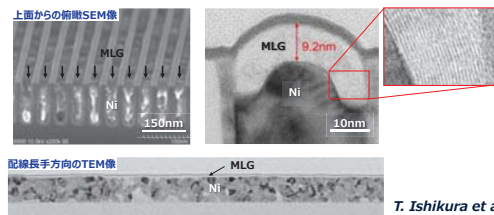
## 三次元ナノカーボン配線・材料技術

●3Dメモリの微細化・高集積化を支えます金属配線の材料限界(細線効果による抵抗急増)をナノカーボン材料(グラフェン、CNT)で解決し、メモリの大容量化に貢献します。



### ①微細幅低抵抗グラフェン横配線技術

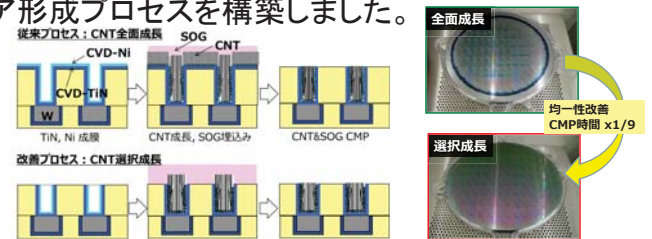
多層グラフェン(MLG)の低温成長機構を解明。Niダマシン配線上の選択成長により、微細幅(最小ハーフピッチ30nm)のMLG/Ni積層配線形成を実証しました。



T. Ishikura et al., IITC 2015

### ②超高アスペクト比CNTビアコンタクト技術

超高アスペクト比(>30)ホール内でのCNT低温成長を実証。300mm径Siウェハ上での均一なCNTビア形成プロセスを構築しました。



A. Isobayashi et al., ADMETA 2014



(株)荏原製作所、東京エレクトロン(株)、(株)東芝、(株)日立製作所  
プロジェクトリーダー 柴田 英毅