

次世代FPGAデバイス共同開発プラットフォーム構築に向けた調査研究

Feasibility Study on FPGA Joint Development

概要

産総研の超低消費電力FPGAに、筑波大学の高性能アプリを実装するFeasibility Studyを行う。産総研が開発したFPGAチップ、CADツール、評価ボードを、筑波大学でのアプリ研究やアーキテクチャ教育に活用し、次世代FPGAデバイス開発へのフィードバックを得る。

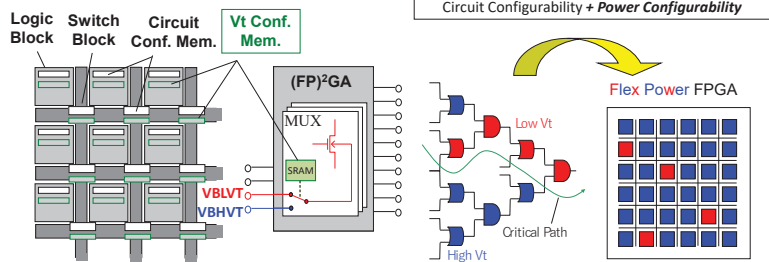
This is a feasibility study on a joint development of novel FPGA chip with Tsukuba University, where FPGA chips, CAD tools and evaluation boards developed at AIST are utilized in research and education as a trial.

産総研におけるFlex Power FPGAの研究開発

Flex Power FPGA Development at AIST

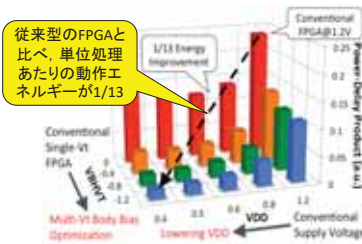
Flex Power FPGAとは

- FPGAの深刻な問題点は**静的消費電力**
- 静的消費電力削減の標準的手法は**マルチVT**の使い分け
- 回路がプログラマブルなFPGAでもこの手法を使えるように、しきい値制御技術（ボディバイアス、ダブルゲート）を使ってFPGA要素回路（マルチプレクサ）ごとに**しきい値電圧をプログラマブル**に
- しきい値電圧制御メモリの内容は、FPGAにマップする回路のクリティカルパスを分析して**Vtマッピング**を行なう専用のCADソフトウェアによって決定



これまでの研究開発の経緯

- 原理の提案に引き続くシミュレーションによる予備評価において、静的消費電力を**1/30**に削減可能との驚くべき評価結果
- JST CRESTの支援を受け、試作チップと専用CADツールを開発し、**実チップを用いた有効性の実証**に成功
- NEDO LEAPプロジェクトに参加し、しきい値制御と低電圧動作に適した**SOTBトランジスタ**を用いた、本格的なチップを開発
- SOTBの良好なしきい値制御性により、静的消費電力を**1/51**に削減。0.4Vの超低電圧動作と、静的消費エネルギー削減の合せ技によって、FPGAのエネルギー効率を**1/13**に改善。「**燃費**」のよいFPGAを実現し、ポストムーア時代の新たなスケーリングを実証
- Flex Power FPGAチップを搭載した**評価ボードAISTino**を開発し、低消費電力性と有用性をデモンストレーション



Flex Power FPGA Innovation Platformが可能とするさらなる研究の展開

Further Research Expansion enabled by Flex Power FPGA Innovation Platform

- FPGA回路図を自動生成するFPGAジェネレータを含むチップ設計フロー、設計されたチップと厳密に連携して動作する実用レベルのFPGA用CADツール等、Flex Power FPGA研究開発リソースをパッケージ化し、**リファレンスデザイン**として提供
- 先進半導体技術を応用することでFPGAの欠点を大幅に改良することの可能な、画期的な**先進FPGAチップを迅速に研究開発するためのプラットフォーム**として活用可能
- NEDO LEAPプロジェクトにおける原子スイッチFPGA開発への適用の実績
- 今回新たに、大学でのFPGA研究開発/教育を支援する試みとして、FPGA技術に関する世界的な研究の実績を有する大学にパートナーとなってもらい、本プラットフォーム活用の有効性を調査する目的で、本研究を実施
- 今後は、本研究で得られたフィードバックを基にして、さらに多くの大学/研究機関への提供へ向けて利用環境を整備予定

